

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-149766

(43)Date of publication of application : 30.05.2000

(9)

(51)Int.Cl. H01J 1/312
H01J 9/02
H01J 29/04
H01J 31/12

(21)Application number : 11-242212

(71)Applicant : PIONEER ELECTRONIC CORP

(22)Date of filing : 27.08.1999

(72)Inventor : YAMADA TAKASHI

YOSHIZAWA ATSUSHI

HATA TAKUYA

IWASAKI SHINGO

NEGISHI NOBUYASU

CHUMA TAKASHI

SATO HIDEO

ITO HIROSHI

YOSHIKAWA TAKAMASA

OGASAWARA KIYOHIDE

(30)Priority

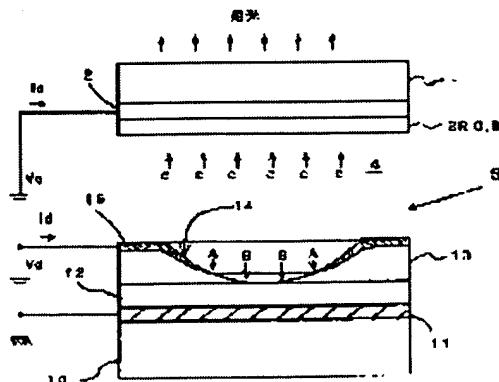
Priority number : 10258087 Priority date : 11.09.1998 Priority country : JP

(54) ELECTRON EMISSION ELEMENT AND DISPLAY DEVICE BY USING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To emit electrons stably with a low voltage, by forming an insulator layer on an electron supply layer comprising a metal or a metal compound or a semiconductor, and by forming a metal thin film electrode on the insulator layer, and by making the insulator layer and the metal thin film electrode have at least one island region where the film thickness is reduced gradually.

SOLUTION: This electron emission element S is composed by forming an ohmic electrode 11 comprising aluminium, tungsten, titanium nitride, copper, chromium or the like on a glass back substrate 10, by forming thereon an electron supply layer 12 comprising a metal or a metal compound or a semiconductor, such as silicon or the like, by laminating thereon an insulator layer 13 comprising SiO_x ($X=0.1-2.0$) or the like, and by laminating thereon a metal thin film electrode 15 comprising platinum, gold or the like. And besides, an island region 14 where the film thickness is reduced gradually toward the center is formed on the insulator layer 13 and the metal thin film electrode 15, and the island region 14 is formed as a circular recessed part on the flat surface of the metal thin film



electrode 15.

LEGAL STATUS

[Date of request for examination] 05.09.2001
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3461145
[Date of registration] 15.08.2003
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-149766

(P2000-149766A)

(43)公開日 平成12年5月30日 (2000.5.30)

(51)Int.Cl'	識別記号	F I	マーク (参考)
H01J 1/312		H01J 1/30	M
9/02		9/02	M
29/04		29/04	
31/12		31/12	C

審査請求 未請求 請求項の数23 O.L (全 14 頁)

(21)出願番号 特願平11-242212	(71)出願人 000005016 バイオニア株式会社 京都府京都市左京区東山3丁目4番1号
(22)出願日 平成11年8月27日 (1999.8.27)	(72)発明者 山田 高士 埼玉県鶴ヶ島市富士見6丁目1番1号 バ イオニア株式会社総合研究所内
(31)優先権主張番号 特願平10-258087	(72)発明者 吉澤 浩志 埼玉県鶴ヶ島市富士見6丁目1番1号 バ イオニア株式会社総合研究所内
(32)優先日 平成10年9月11日 (1998.9.11)	(74)代理人 100079119 弁理士 藤村 元彦
(33)優先権主張国 日本 (JP)	

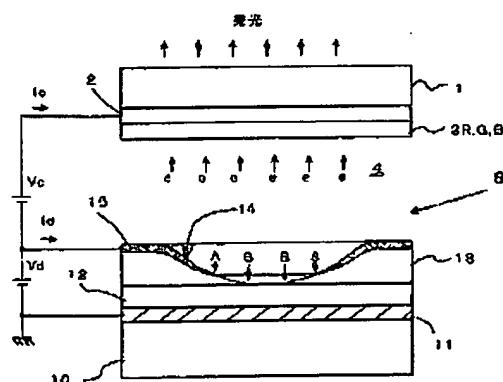
最終頁に続く

(54)【発明の名前】 電子放出素子及びこれを用いた表示装置

(57)【要約】

【課題】 低い電圧で安定して電子放出する電子放出素子及び電子放出表示装置を提供する。

【解決手段】 金属若しくは金属化合物又は半導体からなる電子供給層、電子供給層上に形成された絶縁体層、及び絶縁体層上に形成された金属薄膜電極からなり、電子を放出する電子放出素子であって、絶縁体層及び金属薄膜電極は、それらの界面が延在する方向においてそれらの膜厚がその中央部に向かって共に漸次減少する少なくとも1つの島領域を有している。



特開2000-149766

(2)

2

【特許請求の範囲】

【請求項1】 金属若しくは金属化合物又は半導体からなる電子供給層、前記電子供給層上に形成された絶縁体層、及び前記絶縁体層上に形成された金属薄膜電極からなり、前記電子供給層及び前記金属薄膜電極間に電界が印加されたとき電子を放出する電子放出素子であって、前記絶縁体層及び前記金属薄膜電極は、それらの膜厚が漸次減少する少なくとも1つの島領域を有していることを特徴とする電子放出素子。

【請求項2】 前記島領域が電子放出部となっていることを特徴とする請求項1記載の電子放出素子。

【請求項3】 前記絶縁体層は誘電体からなり、前記島領域以外では50nm以上の膜厚を有することを特徴とする請求項1又は2記載の電子放出素子。

【請求項4】 前記島領域における前記金属薄膜電極が前記絶縁体層上で終端していることを特徴とする請求項1～3のいずれか1記載の電子放出素子。

【請求項5】 前記島領域における前記絶縁体層が前記電子供給層上で終端していることを特徴とする請求項1～4のいずれか1記載の電子放出素子。

【請求項6】 前記島領域は前記金属薄膜電極の平坦表面における凹部であることを特徴とする請求項1～5のいずれか1記載の電子放出素子。

【請求項7】 前記絶縁体層及び前記金属薄膜電極は、物理堆積法又は化学堆積法で堆積されることを特徴とする請求項1～6のいずれか1記載の電子放出素子。

【請求項8】 前記島領域において微粒子を備えていることを特徴とする請求項1～7のいずれか1記載の電子放出素子。

【請求項9】 前記島領域において逆テーパーブロックを備えていることを特徴とする請求項1～7のいずれか1記載の電子放出素子。

【請求項10】 絶縁体層及び金属薄膜電極の膜厚が漸次減少する複数の島領域を有している電子放出素子の製造方法であって、

基板上に電子供給層を形成する電子供給層形成工程と、複数の微粒子を前記電子供給層上に散布する微粒子散布工程と、

前記電子供給層及び前記微粒子上に絶縁体を堆積させ、絶縁体の薄膜からなる絶縁体層を形成する絶縁体形成工程と、

前記絶縁体層及び前記微粒子上に金属薄膜電極を形成して、前記微粒子下の接触面周囲に島領域を形成する金属薄膜電極形成工程と、を含むことを特徴とする電子放出素子の製造方法。

【請求項11】 前記金属薄膜電極形成工程の後に、前記微粒子を除去する微粒子除去工程を含むことを特徴とする請求項10記載の電子放出素子の製造方法。

【請求項12】 前記金属薄膜電極形成工程の後又は前記微粒子除去工程の後に、前記電子供給層と前記金属薄

膜電極との間に電圧を印加する導電経路成長工程を含むことを特徴とする請求項10又は11記載の電子放出素子の製造方法。

【請求項13】 絶縁体層及び金属薄膜電極の膜厚が漸次減少する複数の島領域を有している電子放出素子の製造方法であって、

基板上に電子供給層を形成する電子供給層形成工程と、各々が前記基板の法線方向に突出しあつその上部に前記基板に平行な方向に突出するオーバーハング部を有する絶縁性の逆テーパーブロックを形成するブロック形成工程と、

前記電子供給層上に絶縁体を堆積させ、絶縁体の薄膜からなる絶縁体層を形成する絶縁体形成工程と、

前記絶縁体層上に金属薄膜電極を形成して、前記逆テーパーブロック下の接触面周囲に島領域を形成する金属薄膜電極形成工程と、を含むことを特徴とする電子放出素子の製造方法。

【請求項14】 前記金属薄膜電極形成工程の後に、前記逆テーパーブロックを除去するリフトオフ工程を含むことを特徴とする請求項13記載の電子放出素子の製造方法。

【請求項15】 前記金属薄膜電極形成工程の後又は前記リフトオフ工程の後に、前記電子供給層と前記金属薄膜電極との間に電圧を印加する導電経路成長工程を含むことを特徴とする請求項13又は14記載の電子放出素子の製造方法。

【請求項16】 前記ブロック形成工程は、前記基板上に逆テーパーブロック材料層を成膜し、その上にフォトリソグラフィ法によって少なくとも前記電子供給層の一部分を露出せしめるレジストマスクを形成し、ドライエッティング法又はウエットエッティング法によって前記オーバーハング部を有する逆テーパーブロックを食刻する工程を含むことを特徴とする請求項13～15のいずれか1記載の電子放出素子の製造方法。

【請求項17】 真空空間を挟み対向する一対の第1及び第2基板と、

前記第1基板に設けられた複数の電子放出素子と、

前記第2基板内に設けられたコレクタ電極と、

前記コレクタ電極上に形成された発光体層と、からなる表示装置であって、

前記電子放出素子の各々は、オーミック電極上に形成された電子供給層上に形成された絶縁体層、及び前記絶縁体層上に形成された金属薄膜電極からなり、前記絶縁体層及び前記金属薄膜電極は、それらの膜厚が漸次減少する島領域を有していることを特徴とする表示装置。

【請求項18】 前記絶縁体層は誘電体からなり、前記島領域以外では50nm以上の膜厚を有することを特徴とする請求項17記載の表示装置。

【請求項19】 前記島領域における前記金属薄膜電極が前記絶縁体層上で終端していることを特徴とする請求

(3)

特開2000-149766

4

項17又は18記載の表示装置。

【請求項20】前記島領域における前記絶縁体層が前記電子供給層上で終端していることを特徴とする請求項17～19のいずれか1記載の表示装置。

【請求項21】前記島領域は前記金属薄膜電極の平坦表面における凹部であることを特徴とする請求項17～20のいずれか1記載の表示装置。

【請求項22】前記絶縁体層及び前記金属薄膜電極は、物理堆積法又は化学堆積法で構成されることを特徴とする請求項17～21のいずれか1記載の表示装置。

【請求項23】前記金属薄膜電極の複数の上にバスラインが形成され、前記オーミック電極及び前記バスラインはそれぞれストライプ状の電極でありかつ互いに直交する位置に配列されていることを特徴とする請求項17～22のいずれか1記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子及びこれを用いた表示装置に属し、特に電子放出素子の複数を例えればマトリクス状などの画像表示配列にしたフラットパネルディスプレイ装置に関する。

【0002】

【従来の技術】従来からフラットパネルディスプレイ装置として境界電子放出素子のFED (field emission display) が、陰極の加熱を必要としない冷陰極の電子放出源のアレイを備えた平面形発光ディスプレイとして知られている。例えば、spindt型冷陰極を用いたFEDの発光原理は、冷陰極アレイが異なるもののCRT (cathode ray tube) と同様に、陰極から離間したゲート電極により電子を真空中に引出し、透明陽極に塗布された螢光体に衝突させて、発光させるものである。

【0003】しかしながら、この境界放出源は、微細なspindt型冷陰極の製造工程が複雑で、その工程数が多いので、製造歩留りが低いといった問題がある。また、面電子源として金属-絶縁体-金属(MIM)構造の電子放出素子がある。このMIM構造の電子放出素子は、基板上に陰極としてのA1層、膜厚10nm程度のA12O3絶縁体層、膜厚10nm程度の陽極としてのA2層を順に形成した構造を有するものがある。これを真空中で対向電極の下に配置して下部A1層と上部A2層の間に電圧を印加するとともに対向電極に加速電圧を印加すると、電子の一部が上部A2層から真空中へ飛び出し対向電極に達する。この電子源でも電子を対向電極に塗布された螢光体に衝突させて、発光させる。

【0004】しかしながら、MIM構造の電子放出素子を用いてもまだ放出電子の量は十分とはいえない。これを改善するために、従来のA1, A2絶縁体層の膜厚を数nm程度薄膜化したり、極薄膜のA1, A2, 絶縁体層の膜質及びA1, A2絶縁体層と上部A2層の界面を、より均一化することが必要であると考えられている。

【0005】例えば、特開平7-65710号に記載の発明のように、絶縁体層のさらなる薄膜化及び均一化のために陽極酸化法を用いて、化成電流を制御することにより電子放出特性を向上させる試みがなされている。しかしながら、このような方法で製造されたMIM構造の電子放出素子でも、まだ放出電流は $1 \times 10^{-1} \text{ A/cm}^2$ 程度で、電子放出効率は約1%程度にすぎない。

【0006】絶縁体層の膜厚が数十μm～数μmと厚いMIM型電子放出素子では平面的に均一なフォーミング状態を得られず、電子放出特性が不安定という問題がある。また、他の電子放出素子として、絶縁基板上に設けられた対向電極間に導電性薄膜を架設して通電処理により、亀裂からなる電子放出部を導電性薄膜内に設ける表面導型電子放出素子がある。この亀裂は導電性薄膜を局所的に破壊、変質又は変形させたものであり、このため電子放出部内部の均一性や形状の再現性が悪い、電子放出部の形状が線状に限定されてしまうなどの問題がある。

【0007】

20 【発明が解決しようとする課題】本発明は、以上の事情に鑑みてなされたものであり、低い電圧で安定して電子放出することのできる電子放出素子及びこれを用いたフラットパネルディスプレイ装置などの表示装置を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明の電子放出素子は、金属若しくは金属化合物又は半導体からなる電子供給層、前記電子供給層上に形成された絶縁体層、及び前記絶縁体層上に形成された金属薄膜電極からなり、前記電子供給層及び前記金属薄膜電極間に電界が印加されたとき電子を放出する電子放出素子であって、前記絶縁体層及び前記金属薄膜電極は、それらの膜厚が漸次減少する少なくとも1つの島領域を有していることを特徴とする。

30 【0009】本発明の電子放出素子においては、前記島領域が電子放出部となっていることを特徴とする。本発明の電子放出素子においては、前記絶縁体層は試電極からなり、前記島領域以外では50nm以上の膜厚を有することを特徴とする。本発明の電子放出素子においては、前記島領域における前記金属薄膜電極が前記絶縁体層上で終端していることを特徴とする。

40 【0010】本発明の電子放出素子においては、前記島領域における前記絶縁体層が前記電子供給層上で終端していることを特徴とする。本発明の電子放出素子においては、前記島領域は前記金属薄膜電極の平坦表面における凹部であることを特徴とする。本発明の電子放出素子においては、前記絶縁体層及び前記金属薄膜電極は、物理堆積法又は化学堆積法で構成されることを特徴とする。

50 【0011】本発明の電子放出素子においては、前記島

(4)

特開2000-149766

6

5

領域において微粒子を備えていることを特徴とする。本発明の電子放出素子においては、前記島領域において逆テーパーブロックを備えていることを特徴とする。本発明の電子放出素子の製造方法は、絶縁体層及び金属薄膜電極の膜厚が漸次減少する複数の島領域を有している電子放出素子の製造方法であって、基板上に電子供給層を形成する電子供給層形成工程と、複数の微粒子を前記電子供給層上に散布する微粒子散布工程と、前記電子供給層及び前記微粒子上に絶縁体を堆積させ、絶縁体の薄膜からなる絶縁体層を形成する絶縁体形成工程と、前記絶縁体層及び前記微粒子上に金属薄膜電極を形成して、前記微粒子下の接触面周囲に島領域を形成する金属薄膜電極形成工程と、を含むことを特徴とする。

【0012】本発明の電子放出素子の製造方法においては、前記金属薄膜電極形成工程の後に、前記微粒子を除去する微粒子除去工程を含むことを特徴とする。本発明の電子放出素子の製造方法においては、前記金属薄膜電極形成工程の後又は前記微粒子除去工程の後に、前記電子供給層と前記金属薄膜電極との間に電圧を印加する導電経路成長工程を含むことを特徴とする。

【0013】また、本発明の電子放出素子の製造方法は、絶縁体層及び金属薄膜電極の膜厚が漸次減少する複数の島領域を有している電子放出素子の製造方法であって、基板上に電子供給層を形成する電子供給層形成工程と、各々が前記基板の法線方向に突出しかつその上部に前記基板に平行な方向に突出するオーバーハング部を有する電気絶縁性の逆テーパーブロックを形成するブロック形成工程と、前記電子供給層上に絶縁体を堆積させ、絶縁体の薄膜からなる絶縁体層を形成する絶縁体形成工程と、前記絶縁体層上に金属薄膜電極を形成して、前記逆テーパーブロック下の接触面周囲に島領域を形成する金属薄膜電極形成工程と、を含むことを特徴とする。

【0014】本発明の電子放出素子の製造方法においては、前記金属薄膜電極形成工程の後に、前記逆テーパーブロックを除去するリフトオフ工程を含むことを特徴とする。本発明の電子放出素子の製造方法においては、前記金属薄膜電極形成工程の後又は前記リフトオフ工程の後に、前記電子供給層と前記金属薄膜電極との間に電圧を印加する導電経路成長工程を含むことを特徴とする。

【0015】本発明の電子放出素子の製造方法においては、前記ブロック形成工程は、前記基板上に逆テーパーブロック材料層を成膜し、その上にフォトリソグラフィ法によって少なくとも前記電子供給層の一部分を露出せしめるレジストマスクを形成し、ドライエッティング法又はウエットエッティング法によって前記オーバーハング部を有する逆テーパーブロックを食刻する工程を含むことを特徴とする。

【0016】さらに、本発明の電子放出素子を用いた表示装置は、真空間を挟み対向する一対の第1及び第2基板と、前記第1基板に設けられた複数の電子放出素子

と、前記第2基板内に設けられたコレクタ電極と、前記コレクタ電極上に形成された螢光体層と、からなる表示装置であって、前記電子放出素子の各々は、オーミック電極上に形成された電子供給層上に形成された絶縁体層、及び前記絶縁体層上に形成された金属薄膜電極からなり、前記絶縁体層及び前記金属薄膜電極は、それらの膜厚が漸次減少する島領域を有していることを特徴とする。

【0017】本発明の表示装置においては、前記絶縁体層は試験体からなり、前記島領域以外では50nm以上の膜厚を有することを特徴とする。本発明の表示装置においては、前記島領域における前記金属薄膜電極が前記絶縁体層上で終端していることを特徴とする。本発明の表示装置においては、前記島領域における前記絶縁体層が前記電子供給層上で終端していることを特徴とする。

【0018】本発明の表示装置においては、前記島領域は前記金属薄膜電極の平坦表面における凹部であることを特徴とする。本発明の表示装置においては、前記絶縁体層及び前記金属薄膜電極は、物理堆積法又は化学堆積法で積層されることを特徴とする。本発明の表示装置においては、前記金属薄膜電極の複数の上にバスラインが形成され、前記オーミック電極及び前記バスラインはそれぞれストライプ状の電極でありかつ互いに直交する位置に配列されていることを特徴とする。

【0019】

【作用】以上の構成により本発明によれば、絶縁体層及び金属薄膜電極の島状の一部分がその界面が延在する方向においてそれらの膜厚が漸次減少するので、その島領域から放出される電子の量が増加する電子放出素子となる。さらに、本発明の電子放出素子では、絶縁体層は厚い膜層を有するのでスルーホールが発生しにくいので製造歩留まりが向上する。また、本発明の電子放出素子は、画素バルブの発光源、電子顕微鏡の電子放出源、真空マイクロエレクトロニクス素子などの高速素子に応用でき、さらに面状又は点状の電子放出ダイオードとして、ミリ波又はサブミリ波の誘導波を放出する発光ダイオード又はレーザダイオードとして、さらには高速スイッチング素子として動作可能である。

【0020】

【発明の実施の形態】以下、本発明の実施例を図面を参考しつつ説明する。図1に示すように、本実施例の電子放出素子Sは、ガラスの素子基板10上に例えば、アルミニウム(A1)、タンゲステン(W)、窒化チタン(TiN)、銅(Cu)、クロム(Cr)などからなるオーミック電極11を形成し、その上に金属若しくは金属化合物又はシリコン(Si)などの半導体からなる電子供給層12を形成し、その上にSiO_x(X=0.1~2.0)などからなる絶縁体層13を積層し、その上に例えば白金(Pt)、金(Au)などの金属薄膜電極15を積層して構成される。特に、絶縁体層13は誘導

(5)

特開2000-149766

8

7
体からなり、その平坦部は50 nm以上の極めて厚い膜厚を有する。これらの層は、スパッタリング法を追して、Ar, Kr, Xeあるいはそれらの混合ガス、又はこれらの希ガスを主成分としO₂, N₂などを混入した混合ガスを用いてガス圧0.1~100mTorr好ましくは0.1~20mTorr、成膜レート0.1~1000nm/min好ましくは0.5~100nm/minのスパッタ条件で成膜される。

【0021】さらに、絶縁体層13及び金属薄膜電極15には、それらの膜厚がその中央に向か共に漸次減少する島領域14が形成されている。図1に示すように、島領域14は金属薄膜電極15の平坦表面における円形凹部として形成されている。島領域14においては、金属薄膜電極15が絶縁体層13上の縁部Aで終端している。また、島領域14における絶縁体層13は電子供給層12上の縁部Bで終端している。

【0022】凹部である島領域14は、以下のように形成される。まず、図2に示すように、オーミック電極11が形成された基板10上にスパッタリングにより電子供給層12を形成する。その後に、図3に示すように、電子供給層12の上に複数の球状の微粒子20を散布する。微粒子の形状は球状でなくとも電子放出は得られるが、微粒子の粒界部分の均一性や膜上への均一な分散、凝集が無いことを考えると、等方的な形状である液晶用スペーザ、ポールミルなどの真珠状粒子が望ましい。また、粒子径分布は小さい方がよい。微粒子の材質は絶縁体、半導体、金属が用いられ得る。金属微粒子を用いる場合、蒸子がショートしてしまう可能性があるので、金属薄膜電極15を成膜後、微粒子を取り除いた方がよい。

【0023】次に、図4に示すように、電子供給層12及び微粒子20上に絶縁体層13、13aを堆積させ、絶縁体の薄膜からなる絶縁体層13を形成する。ここで、電子供給層12及び微粒子20の接触部分の周りには絶縁体が回り込み、絶縁体層13の所定膜厚から漸次膜厚が減少する絶縁体層部分が形成される。膜厚が漸次減少する絶縁体層部分は島領域14における電子供給層12上の縁部Bで終端する。

【0024】次に、図5に示すように、絶縁体層13及び微粒子20上に金属15、15aを堆積させ金属薄膜電極15を形成する。ここで、金属は絶縁体層13及び微粒子20の接觸部分の周りには回り込み、金属薄膜電極15の所定膜厚から漸次膜厚が減少する金属薄膜電極部分が形成される。膜厚が漸次減少する金属薄膜電極部分は島領域14における絶縁体層13上の縁部Aで終端する。すなわち、微粒子20と絶縁体層13または金属薄膜電極15の間に境界(粒界)が存在し、その境界から微粒子と電子供給層12の接点にむかって、絶縁体層13及び金属薄膜電極15の膜厚が漸次薄くなっている。このようにして、凹部である島領域14は、絶縁体層13及

び金属薄膜電極15内の微粒子20下の接觸面周囲に形成される。

【0025】この金属薄膜電極形成工程の後に、微粒子を超音波洗浄などによって除去することによって、図1に示す陥没した円形凹部の島領域14が形成される。なお、電子放出素子としては微粒子を残したものでもよい。微粒子の直径は、電子放出側の金属薄膜電極表面に微粒子の形状の一部が露出するような、すなわち完全に埋没しないような大きさである。微粒子の存在を外部から確認できないほど絶縁体層が厚くなつた場合、放出電流は低下する。

【0026】金属薄膜電極形成工程の後に又は微粒子除去工程の後に、微粒子の有無にかかわらず、膜厚が漸次減少する絶縁体層13の部分上に終端する金属薄膜電極15が形成された島領域14を有する素子基板10に対し、導電経路成長工程が施され得る。この導電経路成長工程においては、金属薄膜電極15及び電子供給層12間に電圧を印加して、所定電流を流す。ここで、絶縁体層13の縁部Aと金属薄膜電極15の縁部Bとの間の絶縁体層が高い抵抗率ではあるが電流経路となるいわゆるサイト部分となっているので、このサイト部分にまず電流が流れ始める。これによりシール熱が発生し、絶縁体層の表面又は内部に導電経路の成長が促進される。

【0027】つぎにサイト部分直下の電子供給層12のS1は当初高い抵抗率であったものが局部的かつ選択的に電気抵抗が減少して、この部分にその電流が増大する。これにより導電経路が線状に集中的に一様に成長する。このように、S1は最初高抵抗であるために余計な絶縁破壊を防止することもできる。また、放出電流の安定化にも寄与している。

【0028】さらに、上記実施例の場合、微粒子20は電子供給層12に接しているが、図6に示すように、微粒子散布工程の直前に予備絶縁体層13bを予めスパッタして形成し、予備絶縁体層13bを介して微粒子20と電子供給層12とを離してもよい。離れている場合その距離は数十~数千オングストロームの範囲である。これにより、電子供給層12及び金属薄膜電極15間の短絡が防止できる。

【0029】さらにまた、島領域14は微粒子によるクレータ状の凹部に限定されず、図7及び図9に示すように、島領域は溝状の凹部14a及びコーン状の凹部14bとしてもよく、矩形などその形状及び形成方法は任意である。この図7及び図9に示す実施例における溝状の島領域14a及びコーン状の島領域14bは、図8及び図10に示すように、それぞれラインもしくはドット状のテーパーブロック21a及び円柱状の逆テーパーブロック21bを微粒子に代えて用いる以外、前述の島領域の形成方法と同様の手順で形成される。また、電子放出素子は、図6に示すように、電子供給層12又は予備絶縁体層13b上に逆テーパーブロック21a及び21bを有

(5)

特開2000-149766

9

してもよい。逆テープブロック21a及び21bは電気絶縁性材料例えればレジストからなり。基板10の送線方向に突出しかつその上部に基板に平行な方向に突出するオーバーハング部22a及び22bを有する。

【0030】このように、電子放出素子としては、図1、図7及び図9に示すように、微粒子20、逆テープブロック21a及び21bを除去して、凹部である島領域14の複数が表面に均一に形成されたものであるが、図5、図6、図8及び図10に示すように微粒子20、逆テープブロック21a及び21bを除去せずに島領域14の凹部中央にこれらを残したものでもよい。

【0031】この電子放出素子Sの素子基板10を背面の第1基板として、図1に示すように、これに対向するガラスなどの遮光性の第2基板1が真空空間4を挟んで前面基板として保持される。第2基板1の内面にはインジウム錫酸化物(いわゆるITO)、酸化錫(SnO)、酸化亜鉛(ZnO)などからなる透光性のコレクタ電極2と蛍光体層3R,G,Bなどが設けられる。素子基板10の材質はガラスの他に、Al₂O₃、Si₃N₄、BN等のセラミックスでも良い。

【0032】電子放出素子は、表面の金属薄膜電極15を正電極Vdとし裏面のオーミック電極11を接地面位としたダイオードである。オーミック電極11と金属薄膜電極15との間に電圧Vd、例えば90V程度印加し電子供給層12に電子を注入すると、電子は島領域14において縁部Bから縁部Aに向けて絶縁体層13内を移動する。島領域14内の金属薄膜電極15付近に達した電子は、そこで強電界Vcにより一部は金属薄膜電極を通じて、真空中に放出されると推定される。

【0033】この島領域14の凹部から放出された電子e(放出電流Ie)は、対向したコレクタ電極(透明電極)2に印加された高い加速電圧Vc(例えば5kV程度)によって加速され、コレクタ電極2に集められる。コレクタ電極に蛍光体3が塗布されていれば対応する可視光を発光させる。一般に、絶縁体層の膜厚が数十nm~数μmと厚いMIMまたはMIS型電子放出素子は、単純に素子を製造しただけでは電子放出は得られない。金属薄膜電極15が正極になるようにオーミック電極11との間に電圧を印加する“フォーミング”(forming)という処理が必要である。フォーミング処理はいわゆる絶縁破壊とは異なり、電極材料の絶縁体層への拡散、絶縁体層13中の結晶化、フィラメントと呼ばれる導電経路の成長、絶縁体層の化学量論的なズレなど、いろいろな説があるが、いまだに明確には解明されていない。このフォーミング処理は制御性が非常に悪く、素子を安定的に再現性良く製造することが難しい。また、フォーミングサイトは電極面内に偶然的に成長するという側面があるため、電子放出の起点(電子放出源)の特定ができない。すなわち素子表面に均一に電子放出の起点を形成することができないので、電子放出パターンの均一性は

10

着しく悪いものとなってしまう。

【0034】本実施例の電子放出素子では、局所的に絶縁体層13の膜厚が漸次薄くなっている部分、すなわち縁部が共に漸次減少する島領域14を形成し、膜厚が漸次薄くなっていく絶縁体層13の上に金属薄膜電極15の縁部を配置し電子放出部を形成した。この素子でも十分な電子放出が得られるが、さらに導電経路成長工程を行ってもよい。これによって、電子放出部内部の絶縁体層部分の表面又は内部に存在する導電性の微細構造が成長又は増大する。そして、素子を駆動した際にはこの微細構造に強い電界集中が生じこれをエミッションサイトとして電子放出が起ると推論される。また、粒径、形状がそろっている微粒子などを用いれば島領域14に大きさ、形状、状態共に揃った電子放出部を素子表面全体に均一に形成することができるので電子放出パターンも非常に良好である。

【0035】電子の放出効率に関しては、素子面内で島領域14のみが電子放出源かつ導電経路として機能しているので、モレ電流などが無く非常に効率の良い電子放出が得られるものと考えられる。電子放出素子の電子供給層12の材料としてはSiが特に有効であるが、アモルファスシリコン(a-Si)や、a-Siのダンリングボンドを水素(H)で終結させた水素化アモルファスシリコン(a-Si:H)、さらにSiの一部を炭素(C)で置換した水素化アモルファスシリコンカーバイド(a-Si:C:H)や、Siの一部を窒素(N)で置換した水素化アモルファスシリコンナイトライド(a-Si:N:H)などの化合物半導体も用いられ、ホウ素、ガリウム、リン、インジウム、ヒ素又はアンチモンをドープしたシリコンも用いられ得る。Siの代わりにゲルマニウム(Ge)、Ge-Si、炭化シリコン(SiC)、ヒ化ガリウム(GaAs)、リン化インジウム(InP)、セレン化カドミウム(CdSe)又はCuInTe₂など、IV族、III-V族、II-VI族などの単体半導体及び化合物半導体も電子供給層に用いられ得る。

【0036】又は、電子供給層12の材料としてAl、Au、Ag、Cuなどの金属でも有効であるが、Sc、Ti、Cr、Mn、Fe、Co、Ni、Zn、Ga、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Cd、Ln、Sn、Ta、W、Re、Os、Ir、Pt、Tl、Pb、La、Ce、Pr、Nd、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Luなども用いられ得る。

【0037】絶縁体層13の誘電体材料としては、酸化珪素Si_xO_y(xは原子比を示す)が特に有効であるが、Li₂O、Li₂N、Na₂O、KO₂、Rb₂O、Cs₂O、Be₂O₃、Mg₂O、MgN、CaO、CaN、SrO、BaO、Sc₂O₃、YO₃、YN、LaO、LaN、CeO₂、Pr₂O₃、Nd₂O₃、Sm₂O₃、Eu₂O₃、Gd₂O₃、Tb₂O₃、Dy₂O₃、Ho₂O₃、Er

特開2000-149766

12

(7)

11

O_x, TmO_x, YbO_x, LuO_x, TiO_x, ZrO_x, ZrN_x, HfO_x, HfN_x, ThO_x, VO_x, VN_x, NbO_x, NbN_x, TaO_x, TaN_x, CrO_x, CrN_x, MoO_x, MoN_x, WO_x, WN_x, MnO_x, ReO_x, FeO_x, FeN_x, RuO_x, OsO_x, CoO_x, RhO_x, IrO_x, N_xO_x, PdO_x, PtO_x, CuO_x, CuN_x, AgO_x, AuO_x, ZnO_x, CdO_x, HgO_x, BO_x, BN_x, Al_xO_x, AlN_x, GaO_x, GaN_x, InO_x, S_xN_x, GeO_x, SnO_x, PbO_x, PO_x, PN_x, AsO_x, SbO_x, SeO_x, TeO_xなどの金属酸化物又は金属窒化物でもよい。

【0038】また、Li_xAlO_x, Li_xSiO_x, Li_xTiO_x, Na_xAl_xO_x, Na_xFeO_x, Na_xSiO_x, K_xSiO_x, K_xTiO_x, K_xWO_x, Rb_xCrO_x, CS_xCrO_x, MgAl_xO_x, MgFe_xO_x, MgTiO_x, CaTiO_x, CaWO_x, CaZrO_x, SrFe_xO_x, SrTiO_x, SrZrO_x, BaAl_xO_x, BaFe_xO_x, BaTiO_x, Y_xAl_xO_x, Y_xFe_xO_x, LaFeO_x, La_xFe_xO_x, La_xTi_xO_x, CeSnO_x, CeTiO_x, Sm_xFe_xO_x, Eu_xFe_xO_x, GdFeO_x, Gd_xFe_xO_x, DyFeO_x, Dy_xFe_xO_x, HoFeO_x, Ho_xFe_xO_x, ErFeO_x, Er_xFe_xO_x, Tm_xFe_xO_x, LuFeO_x, Lu_xFe_xO_x, N_xTiO_x, Al_xTiO_x, FeTiO_x, BaZrO_x, LiZrO_x, MgZrO_x, HfTiO_x, NH_xVO_x, AgVO_x, Li_xVO_x, BaNb_xO_x, NaNbO_x, SrNb_xO_x, KTaO_x, NaTaO_x, SrTa_xO_x, CuCr_xO_x, Ag_xCrO_x, BaCrO_x, K_xMnO_x, Na_xMnO_x, NiMnO_x, BaWO_x, Na_xWO_x, SrWO_x, MnCr_xO_x, MnFe_xO_x, MnTiO_x, MnWO_x, CoFe_xO_x, ZnFe_xO_x, FeW_xO_x, CoMoO_x, CoTiO_x, CoWO_x, NiFe_xO_x, Ni_xWO_x, CuFe_xO_x, CuMoO_x, Cu_xTiO_x, CuWO_x, Ag_xMoO_x, Ag_xWO_x, ZnAl_xO_x, ZnMoO_x, ZnWO_x, CdSnO_x, CdTiO_x, CdMoO_x, CdWO_x, NaAlO_x, MgAl_xO_x, SrAl_xO_x, Gd_xGa_xO_x, InFeO_x, MgIn_xO_x, Al_xTiO_x, FeTiO_x, MgTiO_x, Na_xSiO_x, CaSiO_x, ZrSiO_x, K_xGeO_x, Li_xGeO_x, Na_xGeO_x, Bi_xSnO_x, MgSnO_x, SrSnO_x, PbS_xO_x, PbMoO_x, PbTiO_x, SnO_x-Sb_xO_x, CuSeO_x, Na_xSeO_x, ZnSeO_x, K_xTeO_x, K_xTeO_x, Na_xTeO_x, Na_xTeO_xなどの金属複合酸化物, FeS, Al_xS_x, MgS, ZnSなどの硫化物, Li_xF, MgF_x, Si_xF_xなどのフッ化物, HgC_x, FeC_x, CrC_xなどの塩化物, AgBr, CuBr, MnBr, などの臭化物, PbI_x, CuI, FeI_xなどのヨウ化物, 又は, Si_xAl_xONなどの金属

酸化窒化物でも絶縁体層13の誘電体材料として有効である。

【0039】さらに、絶縁体層13の誘電体材料としてダイヤモンド、フラーレン(C₆₀)などの炭素、或いは、Al_xC_y, B_xC_y, CaC_x, Cr_xC_y, Mo_xC_y, MoC, NbC, SiC, TaC, TiC, VC, W_xC, WC, ZrCなどの金属炭化物も有効である。なお、フラーレン(C₆₀)は炭素原子だけからなりC₆₀に代表される球面複数分子でC₁₂～C₆₀などがあり、また、上式中、O_x, N_xのxは原子比を表す。

【0040】絶縁体層の島状領域14以外の平坦部分の厚さは、50nm以上、好ましくは100～1000nm程度である。電子放出側の金属薄膜電極15の材料としてはPt, Au, W, Ru, Irなどの金属が有効であるが、Be, C, Al, Si, Sc, Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zn, Ga, Y, Zr, Nb, Mo, Tc, Rh, Pd, Ag, Cd, In, Sn, Ta, Re, Os, Ti, Pb, La, Ce, Pr, Nd, Pm, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb, Luなども用いられる。

【0041】またこれらの電子放出素子製造における成膜法としては物理堆積法又は化学堆積法が用いられる。物理堆積法はPVD (physical vapor deposition) 法として知られ、これには真空蒸着法、分子線エピタキシー (molecular beam epitaxy) 法、スパッタリング法、イオン化蒸着法、レーザアブレーション法などがある。化学堆積法はCVD (chemical vapor deposition) 法として知られ、これには熱CVD法、プラズマCVD法、MOCVD (metal-organic chemical vapor deposition) 法などがある。これらの中で、スパッタリング法が特に有効である。

【0042】具体的に、Si_xにB (ボロン) を添加した電子供給層を用い、本発明による電子放出素子を作製し、それらの特性を調べた。まず、清浄に洗浄した平滑なガラス基板を充分に乾燥させ背面基板とし、その一方の面に、窒素導入した反応スパッタリング法によりTi_xNのオーミック電極を厚さ220nm、その上にBを0.15atm%の割合で添加したSi_xの電子供給層を500nm成膜した電子供給層基板を複数作製した。

【0043】第1実施例として、図5に示すように、電子供給層基板の電子供給層上に微粒子を散布した微粒子散布基板を作製した。本実施例では微粒子直径は1.0μmの真球状微粒子 (以下、単にスペーサともいいう) を用いた。微粒子材質はSiO₂で、粒径の粒子径分布範囲は非常に小さいものであった。微粒子の散布には液晶表示素子のスペーサ散布と同じ公知の方法を用いた。散布方法に湿式と乾式があるが、本素子では湿式法で散布した。

【0044】球状微粒子をエチルアルコールに分散さ

(8)

特開2000-149766

13

せ、観察しない様に充分間隔した。この分散液を上記のSi電子供給層上にスピンドルコート法で塗布し、その後、エチルアルコールを除去した。これによってSi電子供給層上に球状微粒子が均一に塗布された。微粒子のSi電子供給層上での分布密度は約140(個/mm²)であった。このようして、微粒子付き凹部島領域を有する微粒子散布基板を複数作製した。

【0045】また、第2実施例として、図6に示すように、予偏絶縁体層を介して微粒子と電子供給層とを離間させた微粒子散布基板を作製するために、微粒子散布工程の直前にSiO₂の予偏絶縁体層を50nmの膜厚で予めスパッタして形成した以外、上記第1実施例と同様な構成の予偏絶縁体層付きの微粒子散布基板を複数作製した。

【0046】さらにまた、第3実施例として、図8に示すように、上記の電子供給層基板の電子供給層上に逆テーパーブロックを形成したブロック基板を複数作製した。逆テーパーブロック材料のレジストにノボラック系フォトレジストを用いた。レジストの塗布には、広く一般に用いられている手法であるスピンドルコート法を用いた。レジストを塗布後、フォトマスクを用い、ブリベーカ、露光、ポストペーク、現像の工程を経て、Si電子供給層上に所望のレジストパターンを形成する。このとき形成するパターンの形状は任意であるが、後に成膜する絶縁体層に完全に埋没しないだけのSi電子供給層からの高さを必要とする。本実施例では、レジストからなる帽5000nm、高さ4000nmのライン構造の逆テーパーブロック又は直徑2.0μm、高さ4000nmの円柱構造の逆テーパーブロックをSi電子供給層上に作成した。今回用いたレジストの逆テーパーブロック

(以下、単にレジストともいいう)は横断面が逆テーパー形状となるものであるが、テーパー角度は任意であり、またテーパーがかかるないなくとも良い。このようして、レジスト付きのブロック基板を複数作製した。

【0047】次に、第1～第3それぞれの電子基板の電子供給層上に、酸素を導入した反応スパッタリング法によって、SiO₂の絶縁体層を330nm成膜した。このとき、球状微粒子及び逆テーパーブロックの突出形状は表面に露出している。もちろん微粒子及び逆テーパーブロックの表面上にSiO₂は成膜されていた。微粒子及び逆テーパーブロックとSi電子供給層とが接している近傍(粒界)は、オーバーハング部の「影」になるので、スパッタリングガスの「まわりこみ」によって成膜されるが、絶縁体層の膜厚は接觸領域に向かって徐々に薄くなっていた。

【0048】次に、金属薄膜電極のパターンのマスクをSiO₂絶縁体層上に取り付け、PtあるいはAuの薄膜をスパッタリング法で10nm成膜して、電子放出元素の電子基板を複数作製した。この時、絶縁体層を表面処理せずに金属薄膜電極薄膜を成膜してもよいが、絶

14

縁体層表面をスパッタエッチングしてから、金属薄膜を成膜してもよい。スパッタエッチングによって、微粒子と絶縁体(又はレジストと絶縁体)の境界部分のエッチングや改質を行い、金属薄膜電極成膜時に金属材料がより効果的に微粒子と絶縁体(又はレジストと絶縁体)の境界部分にまわりこむため、電子放出がより効果的に起こるからである。なお、スパッタエッチングを行うと素子表面に微粒子の形状を反映したリング状の痕跡が残る。

(又は、レジストパターンを反映したリングあるいはラング状の痕跡が残る。)本実施例ではすべて、スパッタエッチングを行ってから、上部の金属薄膜電極の成膜を行った。

【0049】さらに、第4実施例として、図1に示すように、上記第1実施例の微粒子分散基板から付着している分散微粒子を除去した微粒子無しの凹部島領域のみの電子放出素子Sの電子基板を複数作製した。第4実施例は、上記第1実施例における微粒子付き電子放出素子基板から、水、アセトン、エタノール、メタノール及びイソプロピルアルコールなどを用いた超音波洗浄によって、分散微粒子及びレジストパターンを除去した以外、第1実施例と同一工程で作製されたものである。

【0050】さらにまた、第5実施例として、図7に示すように、上記第3実施例のブロック基板からレジストを除去した凹部及び溝のみの電子放出素子Sの電子基板を複数作製した。第5実施例は、上記第3実施例におけるレジスト付き電子放出素子のブロック基板から、水、アセトン、エタノール、メタノール及びイソプロピルアルコールなどを用いた超音波洗浄によって、レジストパターンを除去した以外、第3実施例と同一工程で作製されたものである。

【0051】また、比較例として、分散微粒子及びレジストを設けないと以外、電子供給層基板から上記実施例と同様の手順で形成した凹部及び溝なしの電子放出素子の電子基板を複数作製した。一方、透明ガラス基板の内面にITOコレクタ電極及び螢光体層を形成した透明基板を作成した。

【0052】これら上記の各種電子基板及び透明基板を、金属薄膜電極及びコレクタ電極が向かい合うように平行に5mm離間してスペーサにより保持し、隙間を10⁻¹Torr又は10⁻¹Paの真空なし、電子放出元素を組立て、作製した。作製した電子について、金属薄膜電極及びオーミック電極の間に電子電圧V_{ps}として0～120V印加して、各電子のダイオード電流I_d及び放出電流I_eを測定した。その結果を、下記の表1に示す。表中、素子構造は、上記実施例に対応した、オーミック電極材料/電子供給層材料/島領域/絶縁体層材料/金属薄膜電極材料の順に示す。

【0053】

【表1】

	集子構造	電圧 (V)	ダイオード電流 1d(A/cm ²)	放出電流 1e(A/cm ²)	効率(%)
第1実施例	TiN/Si+B/スペーサ/SiO ₂ /Pt	90	5.90×10 ⁻²	6.84×10 ⁻³	10.52
	TiN/Si+B/スペーサ/SiO ₂ /Au	90	9.28×10 ⁻²	2.12×10 ⁻³	18.80
第2実施例	TiN/Si+B/SiO ₂ (50nm)/スペーサ/SiO ₂ /Pt	90	4.00×10 ⁻²	1.11×10 ⁻³	27.1
第3実施例	TiN/Si+B/レジスト/SiO ₂ /Pt	85	4.00×10 ⁻¹	5.72×10 ⁻³	1.41
第4実施例	TiN/Si+B/スペーサ(除去)/SiO ₂ /Pt	80	3.64×10 ⁻²	5.34×10 ⁻³	12.80
第5実施例	TiN/Si+B/レジスト(除去)/SiO ₂ /Pt	77	1.99×10 ⁻²	5.61×10 ⁻³	21.00
比較例	TiN/Si+B/SiO ₂ /Pt	108	6.79×10 ⁻²	1.18×10 ⁻³	14.51

表1に示すように、いずれの凹部島状領域を有する電子放出素子は放出電流が得られていることがわかる。とくに、第1実施例のTiN/Si+B/スペーサ/SiO₂/(Pt又はAu)の構造を有する素子が、比較例に比して放出電流が著しく増加していることが確認された。

【0054】Pt電極を構成した第1実施例の電子放出素子及び比較例について、素子電圧V_{ps}の0から90V印加したときの電子放出素子のダイオード電流1d及び放出電流1eの変化を図11及び図12にそれぞれ示す。これらの図から凹部島状領域を有する電子放出素子は放出電流1eについて、比較例に比して2倍も高い特性が得られ、放出電流が著しく増加していることが分かる。この実施例の最大放出電流は6.9×10⁻³A/cm²であり、比較例では1.2×10⁻³A/cm²であった。また凹部島状領域は平方ミリメートルあたり約140個あることから計算すると、凹部島状領域1ヶ所から平均して5.0×10⁻³Aの電子放出が得られている。また、凹部島状領域を有する電子放出素子は比較例に比して、非常に変動の少ない安定した放出電流1e及びダイオード電流1dが得られていることが分かる。

【0055】また、上記実施例の条件で絶縁体層の全体厚50nm以上の50nm~1000nmの範囲の膜厚を有する電子を作製し、それらの絶縁体層膜厚に対する電子放出効率1e/(1e+1d)×100(%)の変化において、200V以下の電圧を加えることにより、放出効率を測定した。その結果、絶縁体層の全体厚50nm以上の50nm~1000nmの範囲の膜厚を有する素子で、0.1%以上の放出効率が得られることが確認された。

【0056】また、Bを添加しないSi電子供給層構造の電子放出素子も同様に上記実施例と同様の効果を有する。さらに、上記実施例においては、絶縁体層及び金属薄膜電極には、それらの膜厚がその中央に向け共に漸次減少する凹部又は溝状の島状領域が形成されている電子放出素子を説明しているが、かかる島状領域における絶縁体層及び金属薄膜電極の膜厚がその中央から離れて共に漸次減少するものであってもよい。例えば、異なる実施例

として、図13に示すように、絶縁体層13及び金属薄膜電極15の膜厚が遮蔽壁20aに向け共に漸次減少する島状領域14を、溝凹部の側壁の片側に形成することもできる。

【0057】図13に示すかかる溝凹部である島状領域14は、次のように形成できる。まず、オーミック電極1201及び電子供給層12が順に形成された基板10上に、図8に示すライン状テーブルロック21aと同様に、レジストなどからなる遮蔽壁20aを形成する。次に、スパッタリング法などにより絶縁体層13を形成する。絶縁体層のスパッタリングの際に、スパッタされた絶縁体材料の流れの方向に対して基板10の電子供給層12の面を傾斜して配置することにより、遮蔽壁20aの一方側に絶縁体材料の堆積量が低い部分、絶縁体層膜厚が遮蔽壁20aに向け漸次減少する部分を絶縁体層13に形成する。次に、スパッタされた金属薄膜電極材料の流れの方向に対して基板10の絶縁体層13面を傾斜して配置することにより、遮蔽壁20aの一方側に金属薄膜電極材料の堆積量が低い部分、金属薄膜電極膜厚が遮蔽壁20aに向け漸次減少する部分を金属薄膜電極15に形成する。これらの絶縁体層及び金属薄膜電極の傾斜スパッタリングにおいて、スパッタされた絶縁体層材料の流れの基板への入射角θ₁に対して、スパッタされた金属薄膜電極材料の流れの基板への入射角θ₂を大きくするように、スパッタリング装置において基板10の角度を設定すれば、島状領域14においては、金属薄膜電極15が絶縁体層13上の縁部Aで終端する構造が形成できる。なお、島状領域14における絶縁体層13は電子供給層12上の縁部Bで終端している。また、遮蔽壁20a及びその上の堆積物をエッティングなどにより除去し、電子供給層12が露出した構造とすることもできる。

【0058】またさらに、上記実施例においては島状領域が凹部として形成されているが、島状領域は平坦又は凸部として絶縁体層及び金属薄膜電極の膜厚が漸次減少する構造とすることができる。例えば、異なる実施例として、図14に示すように、絶縁体層13及び金属薄膜電極15の膜厚が電子供給層12の山部12aの頂上に向

(10)

特開2000-149766

17

け共に漸次減少する平坦又は凸部の島領域14を形成することもできる。この平坦又は凸部の島領域14はフィトリソグラフィ及びエッティングなどによって形成される。電子供給層12の山部12aは山嶺として迫なっていても良いが、独立した凹部として点在させて形成してもよい。この場合においても、島領域14における金属薄膜電極15が絶縁体層13上の様部Aで、絶縁体層13が電子供給層12上の様部Bで終端している。また、電子供給層12の山部12aの頂上に絶縁体層13を複数の電子供給層12を被覆した構造とすることもできる。

【0059】図15は、実施例の電子放出素子を適用したフラットパネルディスプレイ装置を示す。背面基板10の真空空間4側内面には、それぞれ平行に伸長する複数のオーミック電極11が形成されている。オーミック電極11は、カラーディスプレイパネルとするために赤、緑、青のR、G、B色信号に応じて3本1組となっており、それぞれに所定信号が印加される。共通のオーミック電極11に沿って電子放出素子Sの複数が配置されている。それぞれが平行に伸長する複数のバスライン16は、隣接する素子の金属薄膜電極15の一端上に、これらを電気的に接続するために形成され、オーミック電極11に垂直に伸長して策設されている。オーミック電極11及びバス電極16の交点が電子放出素子Sに対応する。よって、本発明の表示装置の駆動方式としては单纯マトリクス方式またはアクティブマトリクス方式が適用できる。

【0060】図16に示すように、電子放出素子Sはオーミック電極11上に順に形成された電子供給層12、絶縁体層13及び金属薄膜電極15からなる。この絶縁体層13及び金属薄膜電極15は、ここでは図示しないが図1、図5、図6～図10、図13、図14に示すように、それらの界面が延在する方向においてそれらの膜厚が共に漸次減少する島領域の複数を均一に有している。金属薄膜電極15は真空空間4に面している。

【0061】特に、電子放出素子Sの各々を取り囲み複数の電子放出領域に区画する絶縁性支持部17が形成されている。この絶縁性支持部17はバス電極16を支え、断線を防止する。すなわち、図16に示すように、電子放出素子以外の同様部にあらかじめ絶縁性支持部17、或いは電気抵抗の大きい物質を、その後の工程で電子放出素子を形成した場合の最終的な厚さと同程度に成膜しておくのである。

【0062】さらに、本実施例では、背面基板10から真空空間4へ突出するように絶縁性支持部17上に背面基板側の隔壁RRが形成されている。隔壁RRは所定間隔で間隔を保てて配置されている。図15では、隔壁RRは電子放出素子Sの列毎にそれらの間に形成されているが、隔壁RRを、電子放出素子Sの例えは2、3個の列毎の間に間隔をあけて形成してもよい。また、図15では、隔壁RRはオーミック電極11にはば垂直な方向

18

に連続して形成されているが、前面基板1側の第2隔壁FRに当接する部分を含む上部面積を残して間欠的に形成してもよい。

【0063】更に、この隔壁RRはその上下面積が、背面基板と接する下面積よりも大きく形成されることが好ましい。すなわち、隔壁RRはその上部に背面基板に略平行な方向に突出するオーバーハング部を有するように、形成されることが好ましい。更に、図15では、背面基板10の金属薄膜電極15上に設けられたバス電極16の形状が単純な直線状で形成されているが、バス電極16を直線状でなく、電子放出素子の金属薄膜電極15の間ににおいて、金属薄膜電極上における幅よりも六なる幅を有するように、すなわち電子放出素子の間では素子上よりも太くなるように形成することが好ましい。これによって、バス電極の抵抗値を低減できる。

【0064】オーミック電極11は、その材料としては、Au、Pt、Al、W等の一般にICの配線に用いられる材料やクロム、ニッケル、クロムの3層構造、AlとNdの合金、AlとMoの合金、TiとNの合金も用いられ得、その厚さは各素子にはば同電流を供給する均一な厚さである。なお、図15では図示しないが背面基板10及びオーミック電極11間にには、S：O_x、S：N_x、Al_xO_x、Al_xNなどの絶縁体からなインシレータ層を形成してもよい。インシレータ層はガラスの背面基板10から素子への悪影響（アルカリ成分などに不純物の溶出や、基板面の凹凸など）を防ぐ働きをなす。

【0065】金属薄膜電極15の材質は、電子放出の原理から仕事開数の小さい材料で、あることが望ましい。電子放出効率を高くするために、金属薄膜電極15の材質は周期律表のI族、II族の金属が良く、たとえばCs、Rb、Li、Sr、Mg、Ba、Ca等が有効で、更に、それらの合金であっても良い。また、金属薄膜電極15の材質は導電性が高く化学的に安定な金属が良く、たとえばAu、Pt、Lu、Ag、Cuの単体又はこれらの合金等が望ましい。また、これらの金属に、上記仕事開数の小さい金属をコート、あるいはドープしても有効である。

【0066】バス電極16の材料としては、Au、Pt、Al、Cu等の一般にICの配線に用いられる物で良く、各素子にはば同電位を供給可能ならしめるに足る厚さで、0.1～50μmが適当である。但し、抵抗値が許容できるのであれば、バス電極を使用しないで、金属薄膜電極に使用する材料を使用することもできる。一方、表示面である透明ガラスなどの透光性の前面基板1の内面（背面基板10と対向する面）には、ITOからなる透明なコレクタ電極2が一体的に形成され、これに高い電圧が印加される。なお、ブラックストライプやバックメタルを使用する場合は、ITOを設けずにこれらをコレクタ電極とすることが可能である。

(11)

特開2000-149766

19

【0067】コレクタ電極2上には、フロントリブ(第2隔壁)FRがオーミック電極11に平行となるように複数形成されている。延在しているフロントリブ間のコレクタ電極2の上には、R、G、Bに対応する蛍光体からなる蛍光体層3R、3G、3Bが真空空間4に面するように、それぞれ形成されている。このように、各蛍光体の境には背面基板と前面基板の距離を一定(例えば1mm)に保つ為のフロントリブ(第2隔壁)FRが設けられている。背面基板10上に設けられたりアリブ(隔壁)RRと直交する方向にフロントリブ(第2隔壁)FRとが前面基板1に設けられているので、前面基板の蛍光体を光の3原色に相当するR、G、Bに塗り分けが確実になる。

【0068】このように、実施例の電子放出素子を用いたフラットパネルディスプレイ装置は電子放出素子に対応してマトリクス状に配画されかつ各自が赤R、緑G及び青Bの発光部からなる発光画素の複数からなる画像表示配列を有している。もちろん、RGBの発光部に代えてすべてを単色の発光部としてモノクロムディスプレイパネルも形成できる。

【0069】さらなる他の実施例によれば、図17に示すように、電子放出発光素子30が得られる。電子放出発光素子30における電子放出素子Sは、上記実施例と同様に、オーミック電極11が形成された背面基板のガラス素子基板10上に電子供給層12を形成し、その上に複数の球状の微粒子20を散布又はライン状もしくは円柱状の逆テーパーブロックの複数を形成して、それらの上に絶縁体層13及び金属薄膜電極15を積層してなる。

【0070】この実施例の電子放出素子の金属薄膜電極15上に蛍光体層3が直接形成されて、電子放出発光素子が形成される。蛍光体層3は電子放出素子Sの島領域14から生じた電子を直接受け、蛍光体に対応する可視光を発光する。また、図18に示すように、微粒子及び逆テーパーブロックを除去した電子放出発光素子30でもよい。

【0071】蛍光体層3は、所望色発光の蛍光体を溶液形態としてスピンドルコート法などで形成塗布されるが、その形成方法は限定されない。さらに、主に素子の保護のために、その内面に透光性のコレクタ電極を設けたガラスなどの透光性の前面基板を蛍光体層上に設けることができる。電子放出発光素子から漏れた電子を回収できる。この電子放出発光素子の対向する前面及び背面基板は透明接着剤で接着され、それらの周囲はスペーサなどで保持される。

【0072】このさらなる実施例の構成により、電子放出素子の金属薄膜電極上に直接設けられた蛍光体層を有するので、加速度が不規則となり装置の駆動系が簡素化され、真空空間も不要となり軽量な超薄型フラットパネルディスプレイ装置が得られる。さらに、過剰なスペー

20

サが不要となり視認性が向上できる。

【図面の簡単な説明】

【図1】本発明による実施例の電子放出素子の概略断面図である。

【図2】本発明による電子放出素子の製造方法における素子基板の部分拡大断面図である。

【図3】本発明による電子放出素子の製造方法における素子基板の部分拡大断面図である。

【図4】本発明による電子放出素子の製造方法における素子基板の部分拡大断面図である。

【図5】本発明による電子放出素子の製造方法における素子基板の部分拡大断面図である。

【図6】本発明による他の電子放出素子の製造方法における素子基板の部分拡大断面図である。

【図7】本発明による他の電子放出素子の部分拡大斜視図である。

【図8】本発明による他の電子放出素子の部分拡大斜視図である。

【図9】本発明による他の電子放出素子の部分拡大斜視図である。

【図10】本発明による他の電子放出素子の部分拡大斜視図である。

【図11】印加した電子電圧Vpsに対する、絶縁体層及び金属薄膜電極の膜厚が漸次減少する複数の島領域を有する電子放出素子のダイオード電流Id及び放出電流Ieの変化を示すグラフである。

【図12】印加した電子電圧Vpsに対する比較例の電子放出素子のダイオード電流Id及び放出電流Ieの変化を示すグラフである。

【図13】本発明による更なる他の電子放出素子の部分拡大斜視図である。

【図14】本発明による更なる他の電子放出素子の部分拡大斜視図である。

【図15】本発明による実施例の電子放出素子フラットパネルディスプレイ装置を示す概略部分斜視図である。

【図16】実施例の電子放出素子フラットパネルディスプレイ装置の図15における線AAに沿った概略部分拡大断面図。

【図17】本発明による実施例の電子放出発光素子の概略断面図である。

【図18】本発明による他の実施例の電子放出発光素子の概略断面図である。

【符号の説明】

1 透光性の前面基板

2 コレクタ電極

3R、3G、3B 蛍光体層

4 真空空間

10 背面基板

11 オーミック電極

12 電子供給層

50 50

(12)

特開2000-149766

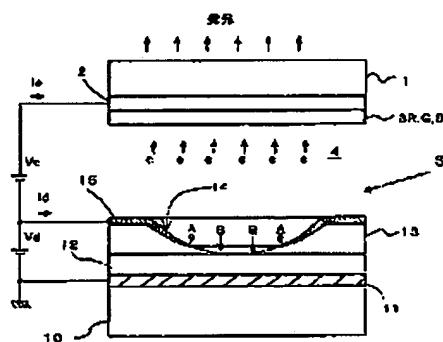
21

22

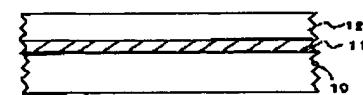
13 絶縁体層
14 島領域
15 金層薄膜電極
16 パスライン

*17 絶縁性支持部
20 微粒子
21a, 21b 逆テープブロック
*

【図1】

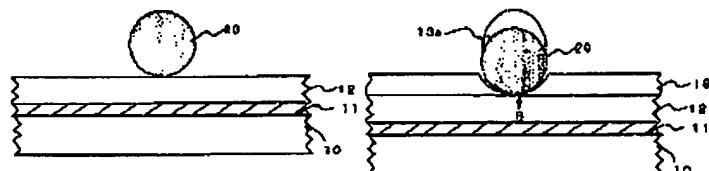


【図2】

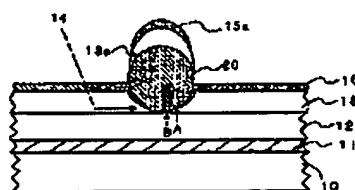


【図3】

【図4】

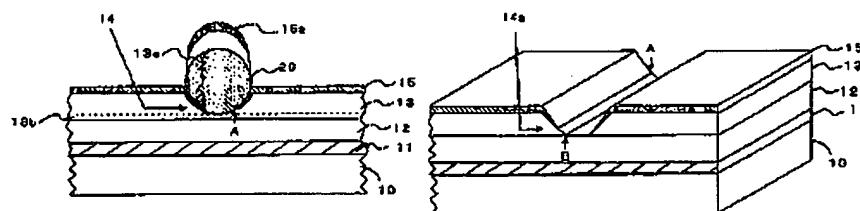


【図5】



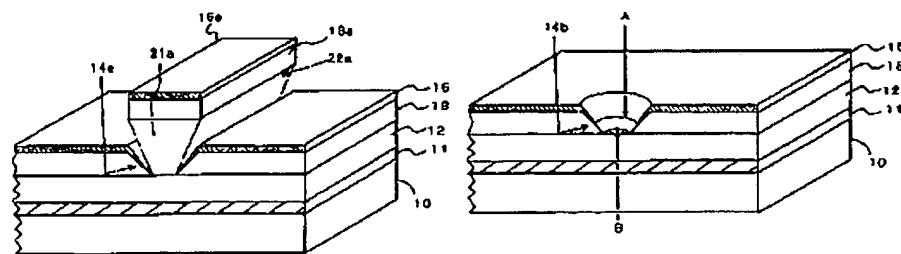
【図6】

【図7】



【図8】

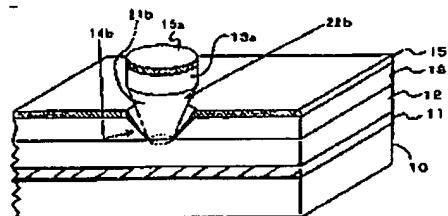
【図9】



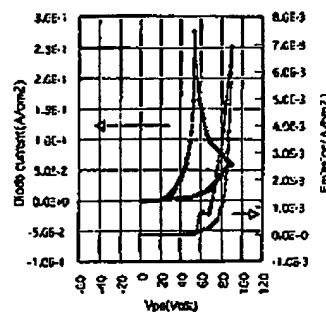
(13)

特開2000-149766

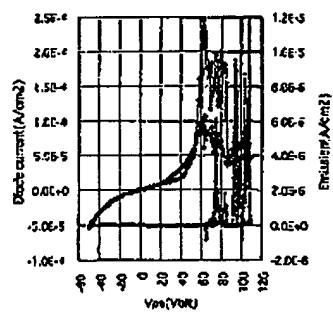
【四】(一)



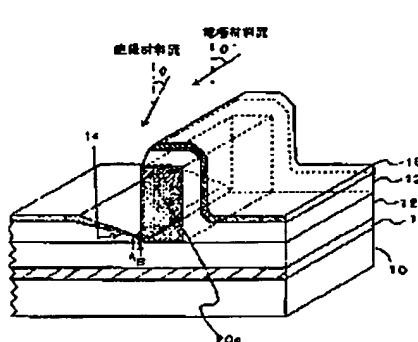
[图11]



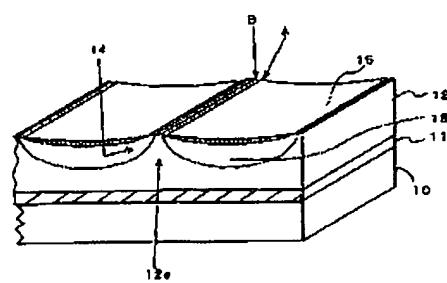
[图12]



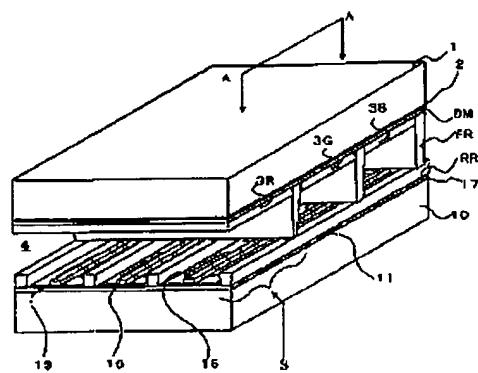
[图13]



[图14]



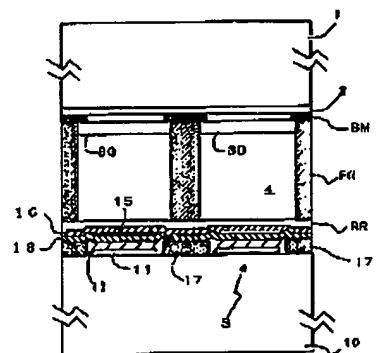
〔図15〕



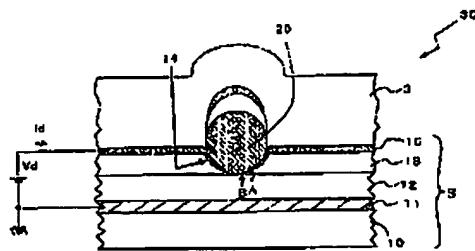
(14)

特開2000-149766

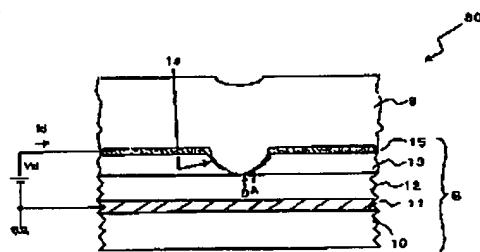
[16]



[圖 17]



[图18]



フロントページの焼き

(72)発明者 東 拓也 埼玉県鶴ヶ島市吉見6丁目1番1号 パ
イオニア株式会社総合研究所内

(72)発明者 岩崎 新吾 埼玉県鶴ヶ島市吉見6丁目1番1号 パ
イオニア株式会社総合研究所内

(72)発明者 須岸 伸安 埼玉県鶴ヶ島市吉見6丁目1番1号 パ
イオニア株式会社総合研究所内

(72)発明者 中馬 隆 埼玉県鶴ヶ島市吉見6丁目1番1号 パ
イオニア株式会社総合研究所内

(72)発明者 佐藤 美夫 埼玉県鶴ヶ島市吉士見6丁目1番1号 パ
イオニア株式会社総合研究所内

(72)発明者 伊藤 寛 埼玉県鶴ヶ島市吉士見6丁目1番1号 パ
イオニア株式会社総合研究所内

(72)発明者 吉川 高正 埼玉県鶴ヶ島市吉士見6丁目1番1号 パ
イオニア株式会社総合研究所内

(72)発明者 小笠原 清秀 埼玉県鶴ヶ島市吉士見6丁目1番1号 パ
イオニア株式会社総合研究所内